

## МК41Т56 - ТАЙМЕР РЕАЛЬНОГО ВРЕМЕНИ

© Александр Торрес, Харьков.  
(altor@geocities.com AKA 2:461/28)

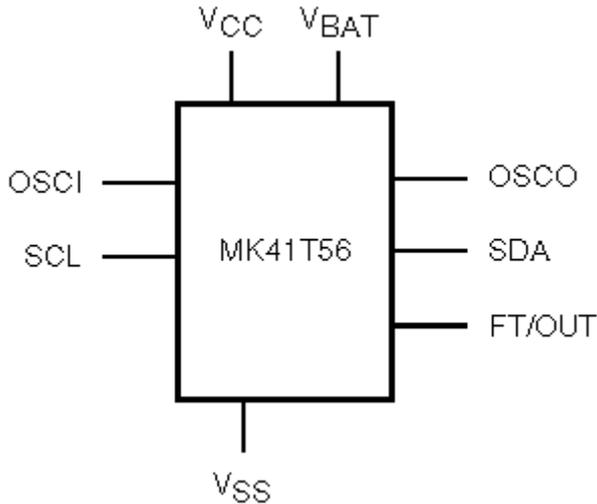


Рисунок 1 Таймер МК41Т56.

В различной аппаратуре часто требуются часы реального времени, которые не зависят от того включено устройство или нет. Когда-то, первый IBM PC не имели такого таймера, и пользователям приходилось или вводить время и дату вручную при включении компьютера или мириться с тем, что время и дата всегда отсчитывались с начала (01.01.1980). Впоследствии, в IBM PC AT (а также в последних моделях IBM PC XT) был установлен таймер MC6818 (наш почти полный аналог 512ВИ1 описан в [1]) с параллельной шиной. Однако наибольший интерес для разработчиков (особенно малогабаритной, переносной аппаратуры) могут представить часы с последовательной шиной I<sup>2</sup>C, представителем которых и является таймер ML41T56 фирмы SGS Thompson. Его основные черты:

- СЧЕТЧИКИ СЕКУНД, МИНУТ, ЧАСОВ, ДНЯ, ДАТЫ, МЕСЯЦА и ЛЕТ
- ПРОГРАММНАЯ КАЛИБРОВКА
- АВТОМАТИЧЕСКИЙ ПЕРЕХОД НА БАТАРЕЙНОЕ ПИТАНИЕ ПРИ ПРОПАДАНИИ ОСНОВНОГО
- I<sup>2</sup>C ШИНА
- 56 БАЙТОВ ОЗУ ОБЩЕГО НАЗНАЧЕНИЯ
- МАЛОЕ ПОТРЕБЛЕНИЕ ПИТАНИЯ ОТ БАТАРЕЙ (500Na)
- ШИРОКИЙ ДИАПАЗОН РАБОЧИХ ТЕМПЕРАТУР (от -40 до 85°C )
- АВТОМАТИЧЕСКАЯ КОМПЕНСАЦИЯ ВИСОКОСНОГО ГОДА
- 8-выводный корпус (DIP или SOIC).

## ОПИСАНИЕ ВЫВОДОВ

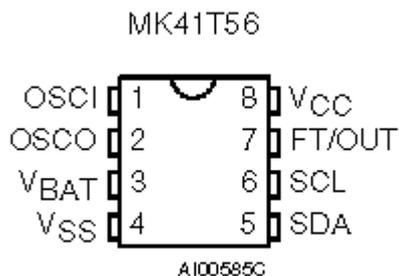


Рисунок 2. Расположение выводов.

1. OSCI - Вход генератора.
2. OSCO - Выход генератора.
3. VBAT - Вход батарейного питания.
4. VSS - Общий.
5. SDA - Последовательная линия данных.
6. SCL - Последовательная линия синхронизации.
7. FT/OUT - Выход частоты или 1-битного порта.
8. VCC - Напряжение питания.

Следует отметить, что часто при экспериментах, особенно на макетных платах, забывают о выводе VBAT, или пытаются соединить его с выводом VCC. Естественно ни в первом, ни во втором случае таймер работать не будет. Если требуется включить его без батарейки, то необходимо обеспечить нужное напряжение на VBAT делителем на резисторах или параметрическим стабилизатором.

MK41T56 представляет собой 512 бит статической КМОП(CMOS) памяти, организованных как 64 байта. Встроенный 32.768 кГц (внешний кристалл) и первые 8 байт ОЗУ используются для функций часов/календаря и сконфигурированы в двоично-десятичном формате (BCD). Адреса и данные передаются последовательно через двухпроводную двунаправленную шину I<sup>2</sup>C, с автоинкрементом адреса после чтения или записи байта.

Встроенный датчик питающего напряжения обеспечивает автоматический переход в дежурный режим с питанием от литиевой батареи при сбое или отсутствии основного питания. Время хранения, при питании от 39mA/h 3V литиевой батареи - не менее 10 лет.

Максимальные параметры:

Рабочая температура - от 0 до +70 и от -40 до +85°C.

Входное или выходное напряжение - -0.3 - +7v.

Напряжение питания -0.3 - 7v.

Выходной ток - 20mA.

Рассеиваемая мощность - 250mW.

Номинальные параметры:

Входной ток - не более 10  $\mu$ A

Потребляемый ток - не более 1 мА

Входное напряжение «0» - -0.3 - 1.5V.

Входное напряжение «1» - 3.0 - VCC+0.8V

Выходное напряжение «0» - 0.4V (при Vcc=5V)

Напряжение батареи - 2.6 - 3.5V.

Ток от батареи в режиме хранения - не более 500 нА.

Переход на резервное питание при VCC=1.2-1.3 VBAT (Рисунок 3).

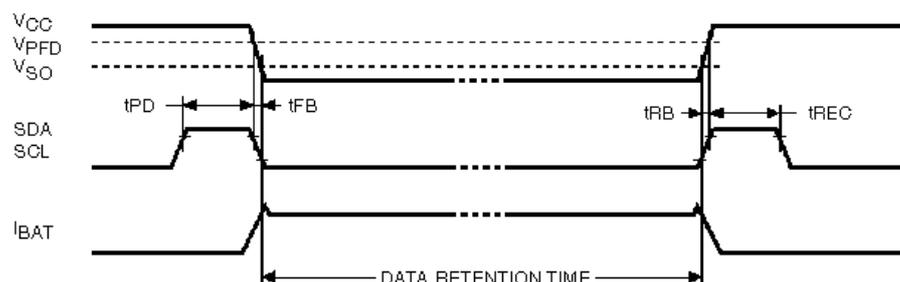


Рисунок 3.

### Структура МК41Т56

Адрес	Данные								Функция	
	D7	D6	D5	D4	D3	D2	D1	D0		
0	ST	10 секунд			секунды				Сек.	00-59
1	X	10 минут			минуты				Мин.	00-59
2	X	X	10 часов		часы				Часы.	00-23
3	X	X	X	X	X	дни недели			Дни	01-07
4	X	X	10 числа		число				Дата	01-31
5	X	X	X	10M	месяц				Мес.	01-12
6	10 лет			года				Год	00-99	
7	OUT	FT	S	Калибровка					Упр.	
8-63	Байт данных								ОЗУ	0-255

ST - бит разрешения работы часов/календаря.

OUT - состояние вывода FT/OUT при FT=0

FT - при FT=1 вывод FT/OUT установлен как выход частоты 512 Гц, при

FT=0 - как 1-битный порт.

S - знаковый разряд калибровки.

Функциональная схема таймера показана на рисунке 4.

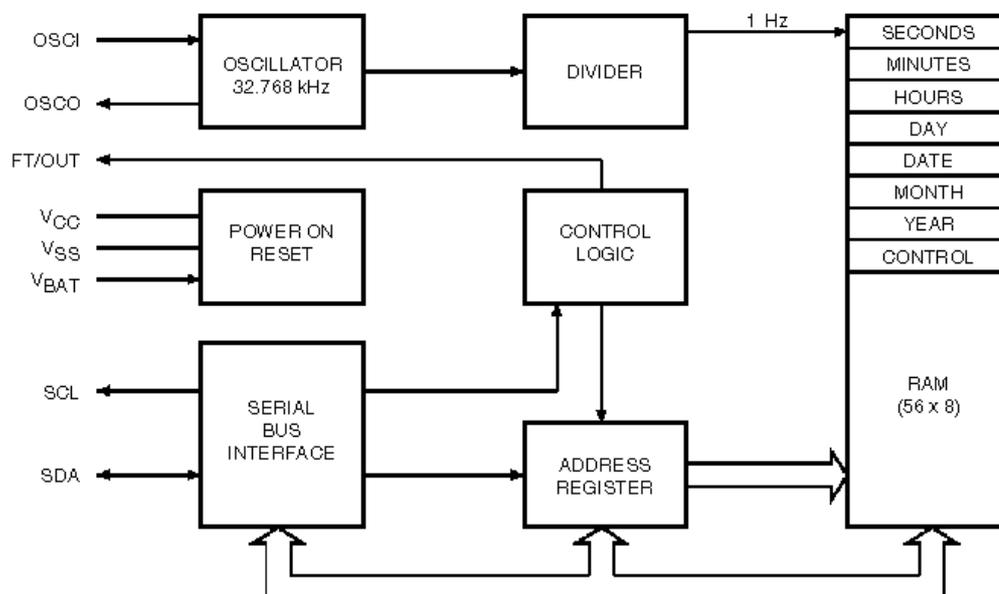


Рисунок 4. Функциональная схема таймера МК41Т56.

Таймер функционирует как подчиненный элемент на последовательной шине I<sup>2</sup>C. Код устройства - 0Dh, адрес устройства - 0h.

В процессе работы, таймер непрерывно контролирует VCC. При падении VCC ниже VPFD он прекращает обмен по шине и сбрасывает внутренний счетчик адреса. Сигналы на входах не имеют значения, пока таймер находится в режиме хранения.

### ХАРАКТЕРИСТИКИ ШИНЫ I<sup>2</sup>C

Эта шина предназначена для связи между различными интегральными микросхемами, она состоит из двух линий: двунаправленной линии данных (SDA) и линии синхронизации (SCL). SDA и SCL должны быть соединены с VCC через подтягивающий резистор.

Протокол обмена:

-передача данных может быть инициирована только, когда шина не занята.

-в течение передачи данных, линия SDA должна оставаться неизменной во время «1» SCL.

-Изменения SDA при «1» на SCL интерпретируются как сигналы управления (Рисунок 5).

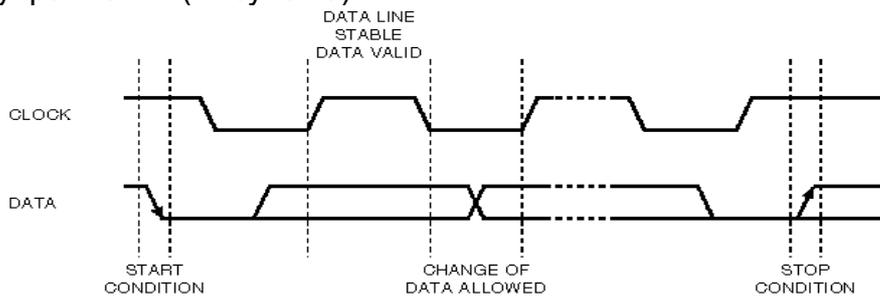


Рисунок 5.

Соответственно, шина может находиться в следующих состояниях:

Шина не занята. SDA=SCL=1.

Состояние START. Переход SDA из «1» в «0» при «1» на SCL.

Состояние STOP. Переход SDA из «0» в «1» при «1» на SCL.

Каждая передача данных начинается с состояния START и заканчивается состоянием STOP. Количество переданных данных между этими состояниями может быть произвольное. Каждый переданный байт кроме последнего сопровождается битом подтверждения ACK (Рисунок 6). Первый переданный байт состоит из 4-х битного кода устройства, 3-х битного адреса устройства и бита направления передачи. Подтверждение выдается только одним устройством на шине, для которого переданный код и адрес устройства совпал с его собственным (Рисунок 7).

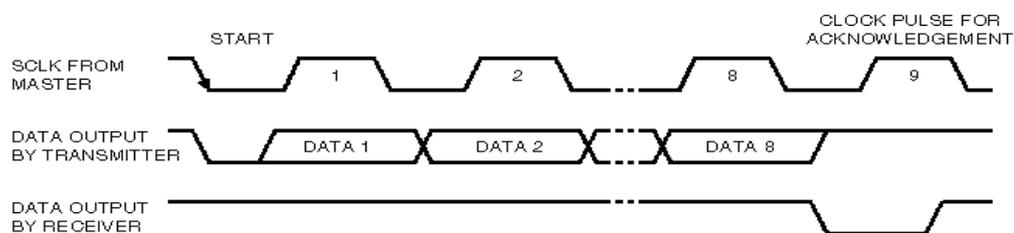


Рисунок 6.

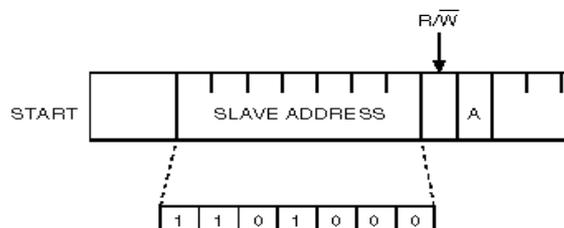


Рисунок 7.

## ЗАПИСЬ

В этом режиме передатчик (master) передает данные на МК41Т56 (подчиненный приемник). После состояния START и посылки адреса, с битом R/W = 0, посылаются данные в регистр адреса таймера. Далее следует байт данных, который будет записан в ячейку с данным адресом, после чего адрес увеличивается на единицу. Таймер выдает подтверждение (ACK) передатчику после того, как получает свой код и адрес устройства. Далее следует запись в следующую ячейку памяти до тех пор, пока передатчик не выдаст состояние STOP (Рисунок 8). Таким образом, производится запись последовательно в несколько ячеек памяти.

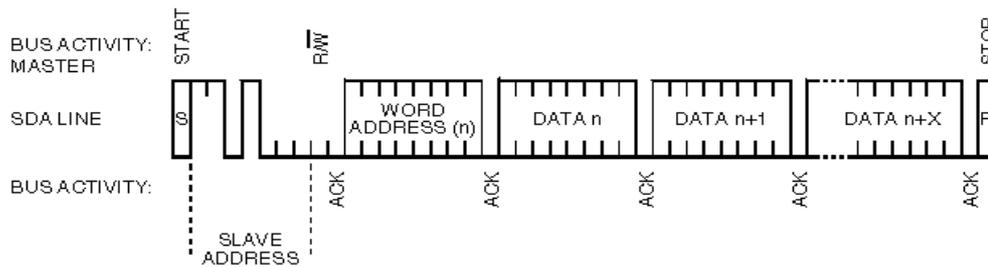


Рисунок 8.

## ЧТЕНИЕ

Режим чтения из последовательных ячеек памяти происходит аналогично режиму записи, за исключением бита R/W (Рисунок 9). Если процесс был прерван состоянием STOP, то он может быть возобновлен с последнего адреса (Рисунок 10)

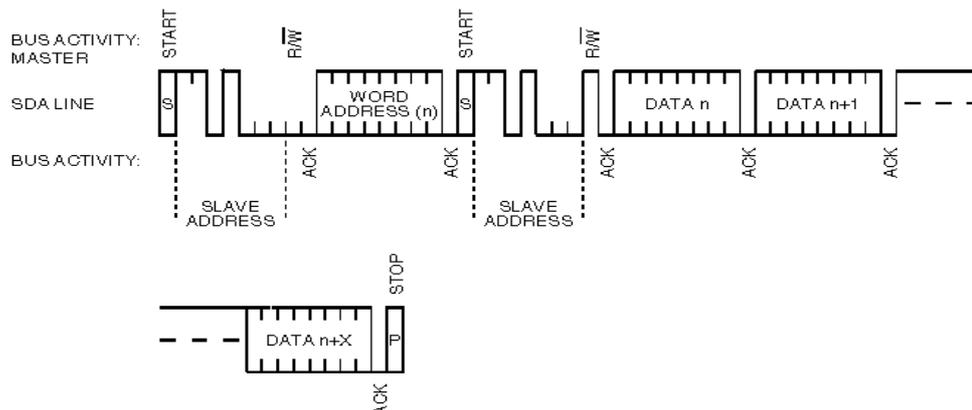


Рисунок 9.

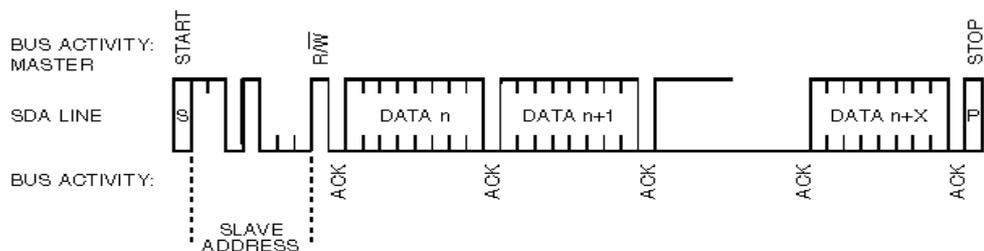


Рисунок 10.

## КАЛИБРОВКА ЧАСОВ

МК41Т56 управляется кварцем с номинальной частотой 32,768 Hz. И обеспечивает обычно точность хода 1 минуту в месяц при 25°C без калибровки. При необходимости, можно скорректировать тактовую частоту при помощи регистра калибровки. Схема калибровки добавляет или вычитает импульсы в цепи делителя на 128 тактового генератора, как показано на Рисунке 11. Байт калибровки занимает пять младших бит в регистре управления. 6-й бит определяет направление калибровки (замедление или убыстрение). Для проверки можно использовать вывод FT/OUT, сконфигурированный на выдачу тактовой частоты (бит FT в регистре управления равен единице), которая должна быть 512 Гц. Сама частота не изменяется при смене данных в регистре калибровки, но ее отклонение от 512Гц. Можно использовать для соответствующей коррекции.

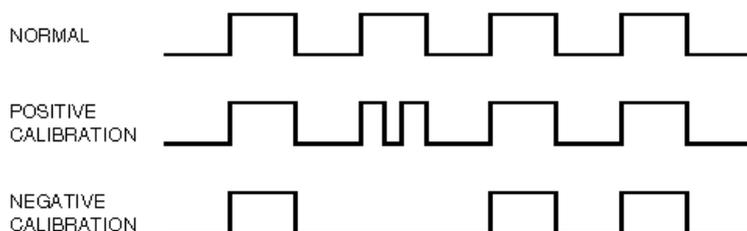


Рисунок 11.

## ВЫХОДНОЙ 1-БИТНЫЙ ПОРТ

Когда бит FT в регистре управления равен нулю, вывод FT/OUT повторяет состояние бита OUT этого же регистра, и может быть использован как простой 1-битный порт вывода. Выходной драйвер вывода FT/OUT выполнен с открытым стоком, и требует наличия подтягивающего резистора.

1. Радиоежегодник 1989, стр37.